

**ИССЛЕДОВАНИЕ ВОЗМОЖНОСТИ
МОДЕРНИЗАЦИИ СИСТЕМЫ
СЧИТЫВАНИЯ ДЛЯ
ЭЛЕКТРОМАГНИТНОГО КАЛОРИМЕТРА
PHOS ALICE**

(Участие ОИЯИ)

Отчет о выполнении проекта в 2019-2020 г.

**R&D for the ALICE Photon Spectrometer
Upgrade (JINR Participation)**

The report on the execution of the project in 2019-2020.

Обоснование проекта

Карты измерительной электроники ФОС необходимо модернизировать по следующим причинам:

- увеличение динамического диапазона энергий до 200 ГэВ,
- увеличение скорости счета в измерительных каналах,
- необходимость измерять более точно время пролета,
- старение элементной базы и т. д.

Увеличение скорости счета и расширение динамического диапазона позволит полностью воспользоваться высокогранулированностью ФОС и выполнить ряд измерений, таких как измерение спектров идентифицированных нейтральных пионов, эта-, и омега-мезонов и прямых фотонов с поперечными импульсами, большими 50-100 ГэВ, а также изучить корреляции этих частиц. Поэтому, предлагается в 2017 – 2019 гг. выполнить проектирование прототипа карты считывающей электроники ФОС.

За 2014 – 2016 гг. исследованы различные фотодетекторы и получены обнадеживающие результаты. Например, по результатам последнего испытания на пучках PS и SPS в ЦЕРН показано, что с APD с размером окна 10x10 мм² при температуре +17.5 °С получено энергетическое разрешение не хуже, чем с APD 5x5 мм² при температуре -25 °С. Использование исследованных фотодетекторов позволит отказаться от охлаждения ФОС, оставив термостабилизацию при плюсовой температуре. Это существенно упростит обслуживание детектора – для ремонта не надо

будет каждый раз все разбирать и вынимать модули на поверхность. При этом изменения конструкции модуля будут минимальными. Исходя из этого, разработка новой карты измерительной электроники ФОС является логическим продолжением начатых работ.

Таким образом, целью модернизации является улучшение измерительных характеристик ФОС в условиях повышения светимости БАК и увеличения максимальной энергии регистрируемых фотонов:

- Улучшение измерительных характеристик детекторного устройства ФОС достигается за счет расширения динамического диапазона измеряемых энергий и повышения точности при измерении времени пролета;
- Повышение быстродействия измерительной электроники достигается за счет сокращения времени измерения и считывания данных;
- Использование новой элементной базы. Существующая измерительная электроника ФОС разработана в 2004 г. с применением специализированной микросхемы ALTRO, которая больше не производится, как и большинство компонент, использованных при изготовлении этих карт.

Результатом проекта является разработка конструкторской документации прототипа 32 канальной измерительной карты ФОС и производство 2-х карт для проведения тестирования.

Основные характеристики разработанной карты PHOS

Новая карта должна заменить старую без переделки соединительных проводов, шлейфов и интерфейса DAQ и DCS. Необходимо использовать существующие источники питания. Краткое описание ФОС приведено в Приложении. Блок схема карты показана на рис. 1.

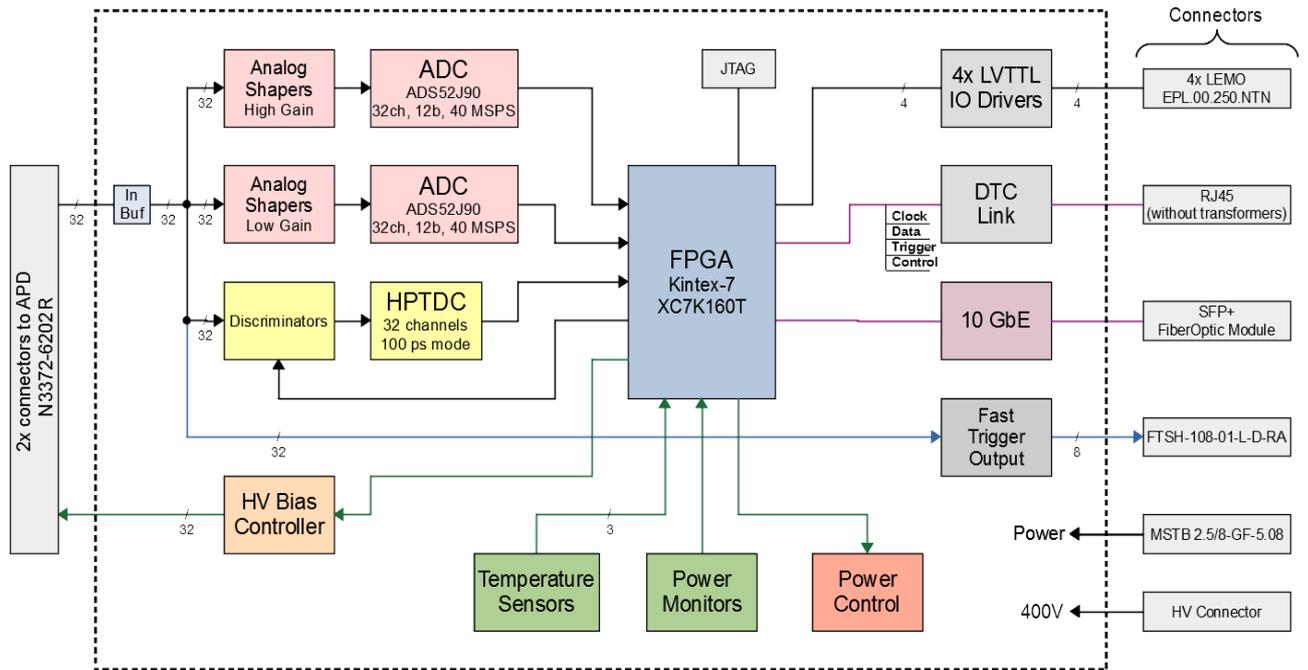


Рис. 1. Блок схема разработанной карты PHOS.

Технические характеристики:

- 32 входных канала;
- измерение энергии в диапазоне 5 MeV – 200 ГэВ;
- разрядность АЦП 12 бит, частота дискретизации сигнала 40 MSPS;
- измерение времени пролета Старт-Стоп методом с погрешностью не хуже 100 пс;
- индивидуальная регулировка напряжения смещения лавинных фотодиодов;
- индивидуальная регулировка порогов в каналах временной привязки;
- формирование триггерного сигнала для системы PHOS триггер;
- контроль электрических и температурных параметров карты по стандарту ALICE-DCS
- чтение данных по стандарту ALICE-DAQ.

Основу измерительной электроники модуля составляют две микросхемы АЦП ADS52J90 и микросхема время-цифрового преобразования HPTDC (*High Performance Time to Digital Converter*). Каждый АЦП настраивается в режим оцифровки 32 каналов с шагом дискретизации 25 нс и разрядностью в 12 бит. Микросхема HPTDC будет работать в режиме оцифровки 32-х каналов с разрешением 100 пс.

Сигнал с лавинного фотодиода проходит через входной буфер и после этого поступает на оцифровку двумя каналами АЦП и одним каналом HPTDC. Для одного канала АЦП используется формирователь с высоким усилением, а для другого — с низким. Перед микросхемой HPTDC стоит дискриминатор, на который подаётся сигнал с входного буфера через дифференцирующую цепочку. Также с входного буфера сигнал подаётся на один из четырёх входов суммирующего усилителя, который формирует сигнал для триггерной карты (TRU).

Для контроллера модуля предполагается использовать FPGA XC7K160T фирмы Xilinx. Контроллер модуля выполняет следующие функции:

- сбор данных с измерительных микросхем;
- передача данных;
- управление напряжением смещения для лавинных фотодиодов;
- слежение за температурой модуля;
- управление и слежение за напряжениями и токами источников питания лавинных фотодиодов и измерительных микросхем;
- установка порогов для дискриминаторов.

Передача данных и управление модулем может осуществляться либо по каналу DTC, либо по 10G Ethernet. Канал DTC также используется для передачи триггера и системной тактовой частоты 40 МГц на модуль.

Для обновления прошивки FPGA используется либо разъём JTAG или канал 10G Ethernet. Для обновления прошивки по 10G Ethernet в FPGA уже должна быть записана прошивка, поддерживающая данную функцию.

Измерение температуры карты производится в нескольких местах с помощью микросхем DS18B20U. Для измерения напряжения и токов используется микросхема INA226.

На карте установлены 4 LEMO разъёма для приёма или передачи сигналов LVTTTL по коаксиальному кабелю. Данные разъёмы предназначены для тестирования модуля.

Предыстория - прототип карты на 8 каналов

Целью разработки электронной карты ФОС на 8 входных каналов была проверка:

- схемных решений с использованием новых электронных компонентов
- расположения функциональных блоков на плате
- метода трассировки GND полигонов для получения минимальных наводок.

Карта содержала все блоки, которые необходимы для проектирования карты на 32 для ФОС:

- шайперы с коэффициентами усиления LG and HG для измерения энергии сигнала
- дискриминаторы для получения временной отметки. Для каждого дискриминатора была возможность установки индивидуального порога
- время пролета измерялось НРТДС
- блок для регулировки напряжения смещения для каждого фотодетектора
- контроллер карты, выполненный на FPGA.

Прототип карты был испытан на пучке в ЦЕРН в 2018 г. и показал хорошие результаты. В этом же году был испытан блок TQDC16 на 16 входных каналов, разработанный в Дубне. Для работы с фотодетектарами ФОС входная часть блока была изменена. Внешний вид прототипов показан на рис. 2.



Рис. 2. Слева: прототип карты PHOS на 8 каналов. Справа: TQDC16.

Основываясь на пучковых испытаниях было принято решение использовать обе конструкции для разработки ФОС карты на 32 канала с участием специалистов из этих институтов.

Описания схемных решений

Канал измерения энергии

Энергия частицы пропорциональна амплитуде сигнала на выходе зарядово-чувствительного предусилителя (ЗЧП). Параметры сигнала:

- Амплитуда – 35 мВ для частицы 1 ГэВ
- Форма сигнала – время нарастания 30 – 40 нс (зависит от места попадания частицы в кристалл), постоянная времени спада 100 мкс.

Динамический диапазон измеряемых энергий можно оценить учитывая, что в кристалле остается 80% энергии регистрируемой частицы. Тогда при максимальной энергии 200 ГэВ в кристалле остается 160 ГэВ, а динамический диапазон составит $160 \text{ ГэВ} / 4 \text{ МэВ} = 40\,000$, что потребует 16 разрядного АЦП. Необходимо также учесть, что наиболее вероятна регистрация частиц до 10 ГэВ. Для уменьшения разрядности АЦП диапазон измерений разбивается на два поддиапазона, которые отличаются усилением – высокое усиление (ВУ) и низкое усиление (НУ). Предлагается использовать 12 разрядный АЦП, тогда диапазон энергий, измеряемый в канале ВУ равен 5 МэВ – 20 ГэВ, а в канале НУ – 40 МэВ – 160 ГэВ.

Таким образом, на карте располагается 64 канала измерения энергии – 32 канала с низким усилением и 32 канала с высоким усилением.

Каждый канал содержит фильтр, буферный усилитель и АЦП. Выходной сигнал ЗЧП проходит через фильтр, который повышает отношение сигнал/шум и формирует

(определяет) форму импульса. Схема фильтра показан на рис. 3, а форма выходного сигнала на рис. 4.

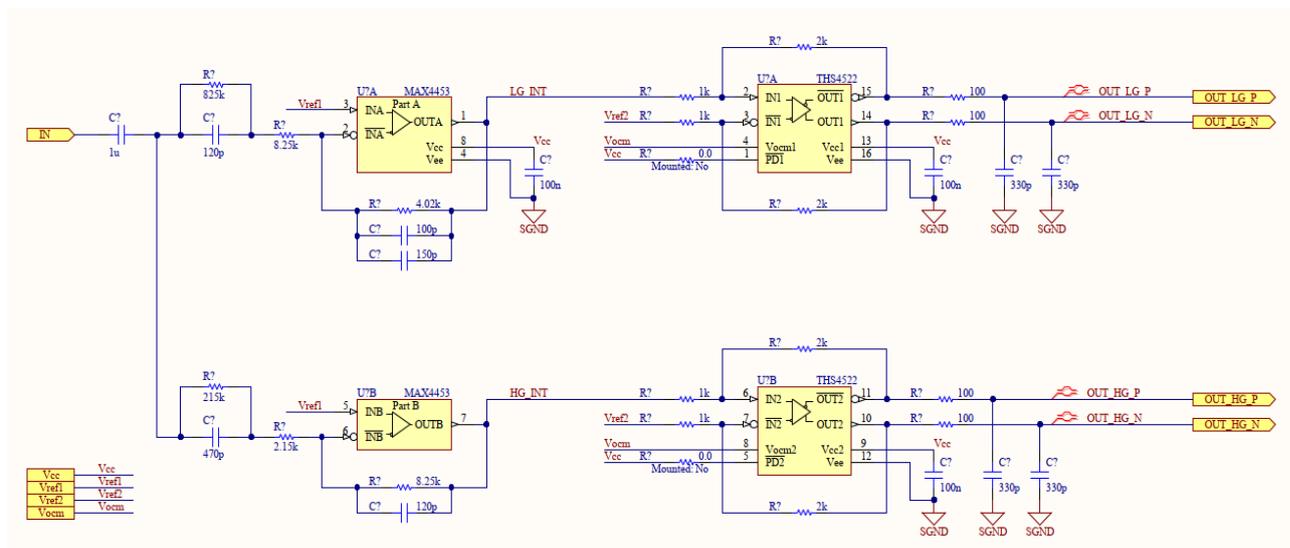


Рис. 3. Фильтр первого порядка с постоянной времени 1 мкс.

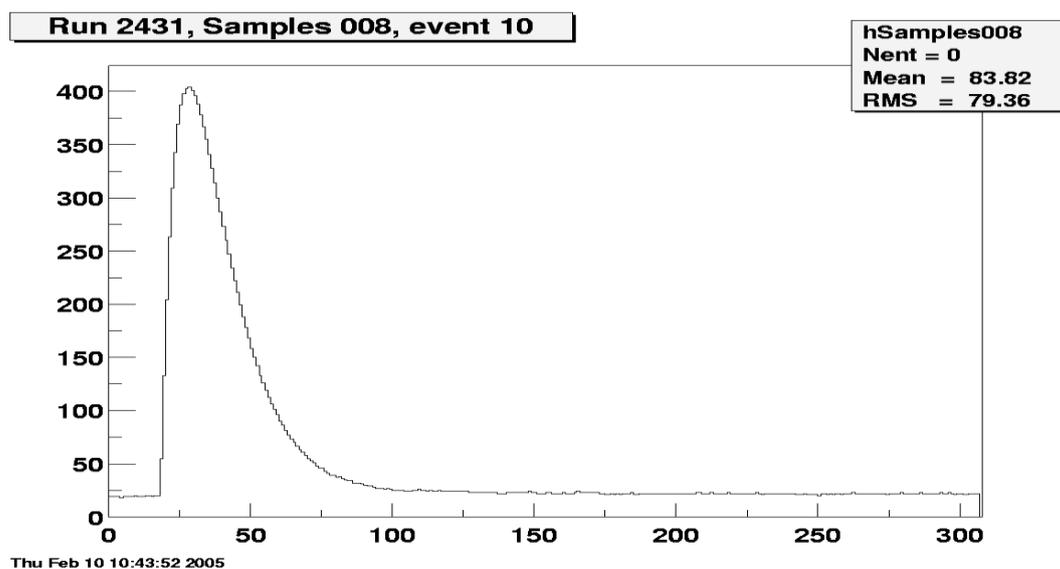


Рис. 4. Форма импульса на выходе фильтра.

Фильтры 1-ого порядка с постоянной времени формирования 1 мкс. в каналах HG/LG выполнены на м/с MAX4454 (4 ОУ в одном корпусе). Два дифференциальных усилителя THS4522 согласуют выходы фильтров с дифференциальными входами АЦП с постоянными уровнями 0.5 и 1.5 вольта и подавляют синфазные помехи.

В качестве АЦП используется параллельный (быстрый) преобразователь, который осуществляет непрерывную выборку входных сигналов с частотой 40 МГц,

которая синхронизирована с частотой пересечения пучков БАК. Используются АЦП ADS52J90 с программируемыми функциями. Выбран режим работы 32 входных канала с частотой дискретизации 40 MSPS. Данные на выходы АЦП поступают в последовательном виде.

Пьедесталы должны иметь значение 50 ± 10 отсчетов АЦП.

Сигма шумов пьедесталов без подключенных ЗЧП должна быть не больше 0.5 отсчета АЦП.

Канал измерения времени пролета

Необходимо измерять время пролета для различных частиц в диапазоне от 15 до 17 нс. Ошибка измерения (сигма) для частиц с энергией 1 – 2 ГэВ не должна превышать 0.5 нс. Цена канала временной шкалы – 0.1 нс.

Время пролета измеряется СТАРТ-СТОП методом с помощью м/с НРТДС (High Performance Time to Digital Converter), которая разработана в ЦЕРН. Сигнал СТАРТ поступает с соответствующего выхода компаратора X2 (рис. 5). Сигнал СТОП поступает

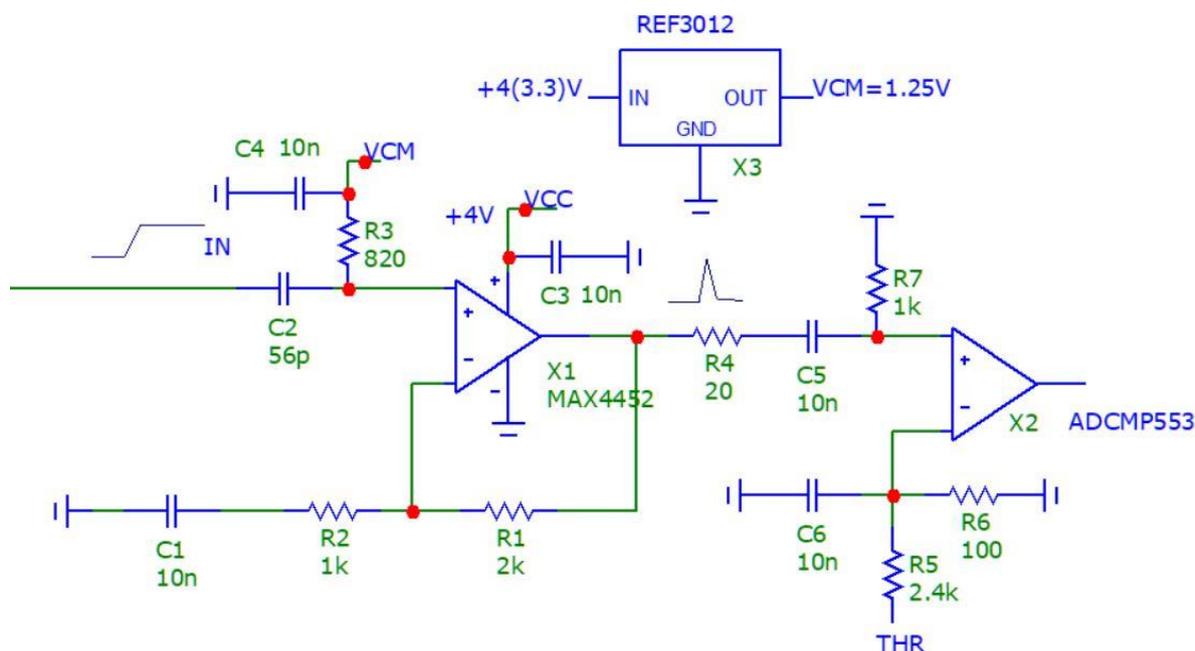


Рис. 5. Схема формирования сигнала Старт.

от импульсов синхронизации пучков БАК (BC – импульсы синхронизации пучков). Микросхема может работать с 32 входными каналами при этом ошибка измерения составляет 100 пс

В настоящее время в ЦЕРН разработана новая версия НРТДС с названием рiсoTDC с улучшенными измерительными характеристиками. Она имеет режим работы с 64 входными каналами с ошибкой измерения 12 пс. Начало производства рiсoTDC планируется на 2021г. В окончательной версии измерительной карты будет использоваться именно эта микросхема.

Блок регулировки напряжения смещения APD

Технические характеристики формирователя индивидуальных напряжений смещения лавинных фотодиодов (APD):

1. Регулировка напряжения смещения в диапазоне 200 – 400В
2. Минимальный шаг регулировки - 0,2 В.
3. Шумы и пульсации на выходе формирователя – не более 25 мВ
4. Температурная нестабильность выходного напряжения – не более 0,1%/°С
5. Выполнять команды управления от контроллера карты (КК)
6. Сопротивление изоляции между высоковольтными и низковольтными цепями – не менее 20 МОм.

Схема блока описана в п.3 Приложения 1.

Блок регулировки порога

Блок формирует 32 напряжения порогов, величина которых задается кодами, хранящимися в контроллере карты (КК).

Диапазон регулировки напряжения порога – 100.

Минимальный шаг изменения напряжения порога – 1 мВ.

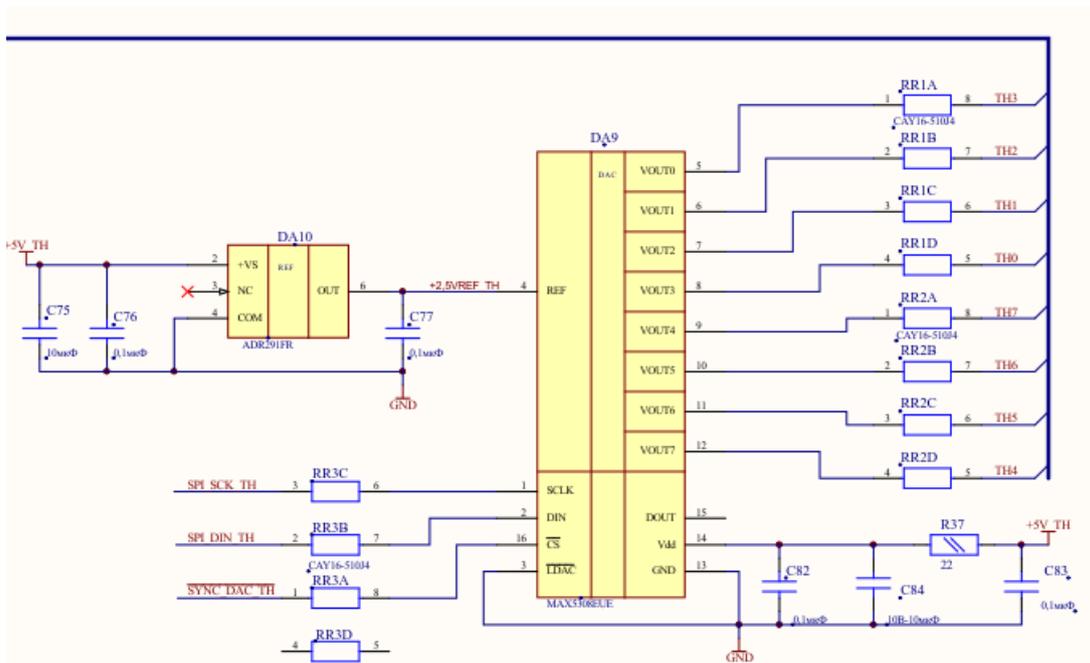


Рис. 6. 8 канальная схема формирования порогов.

Схема регулировки порогов на 8 каналов показан на рис. 6. Всего на карте располагается 4 такие схемы.

Формирование триггерного сигнала

Блок должен осуществлять аналоговое суммирование выходных сигналов четырех зарядо-чувствительных предусилителей (ЗЧП). Форма сигнала на выходе блока – квазигаусс с временем достижения максимума 50 нс. Выход блока дифференциальный с постоянными уровнями 0.5 и 1 В. Максимальная амплитуда выходного сигнала 1В. Схема описана в п.4 Приложения.

Интерфейс чтения данных – связь с DAQ

Описание приведено в Приложении 1 в разделе п.5 Система чтения данных и управления.

Интерфейс управления – связь с DCS

Описание приведено в Приложении 1 в разделе п.5 Система чтения данных и управления.

Блок измерения напряжения, тока, температуры

Блок предназначен для измерения выходных напряжений источников питания, расположенных на карте и их токов. Измеряться температура карты в 3 точках. Измеряются напряжения и токи всех источников питания на карте. Источники питания карты выключатся при превышении допустимых токов и/или температуры. Чтение полученных данных в DCS.

Низковольтные напряжения питания

Структурная схема питания карты от низковольтных и высоковольтного источников питания показана в Приложении 2. Количество отдельных источников питания – 5 источников с максимальным напряжением 8 В и один источник с максимальным напряжением 15 В.

Максимальная потребляемая мощность для одного измерительного канала – не более 200 мВт.

Источники питания ЗЧП +13В и -6В располагаются на карте.

Соединительные разъёмы

2 входных разъема -- 3М N3372-6202R

Разъем питания – PHOENIX CONTACT 1776566 (MSTB 2.5/8-GF-5.08-1776566)

RJ45

JTAG

Выход суммарных сигналов – FTSH-108-01-L-D-RA

Габаритные размеры платы

210 x 353 mm²

Требования к совместимости

Разрабатываемая измерительная электроника должна быть совместима с

- системами медленного контроля (DCS) эксперимента АЛИСА,
- триггерной системой АЛИСА (см. п.9 Приложения),
- системами низковольтного и высоковольтного питания ФОС.

Требования надежности

Продолжительность безотказной работы электроники ФОС – 10 лет в условиях проведения экспериментов при повышенной светимости БАК.

Конструктивные требования

Механическая конструкция плат на которых размещается разрабатываемая электроника ФОС должна повторять механическую конструкцию аналогичных плат существующей электроники ФОС.

На карте не должно быть каких-либо магнитных компонентов и индуктивностей.

Требования по радиационной нагрузке

Из-за низкого радиационного фона в месте расположения карт измерительной электроники требований по радиационной стойкости к используемым электронным компонентам не предъявляется.

Сроки выполнения проекта

К концу 2020 г. должны быть изготовлены 2 карты для проведения настройки, контрольных измерений в лаборатории. По полученным результатам должны быть внесены изменения в конструкторскую документацию.

Необходимо продолжить работу над проектом в 2021г.:

- необходимо внести изменения в прошивку FPGA для работы карты в стандарте чтения данных O2;
- изменить схему и трассировку платы для установки picoTDC вместо HPTDC.

В **Приложении** приведено краткое описание устройства ФОС, чтобы разработчик составил представление о расположении и условиях работы измерительной электроники.

Предварительно несколько фото, показывающих расположение карт внутри модуля и соединительные провода для подачи напряжения питания, чтения данных и программирования.

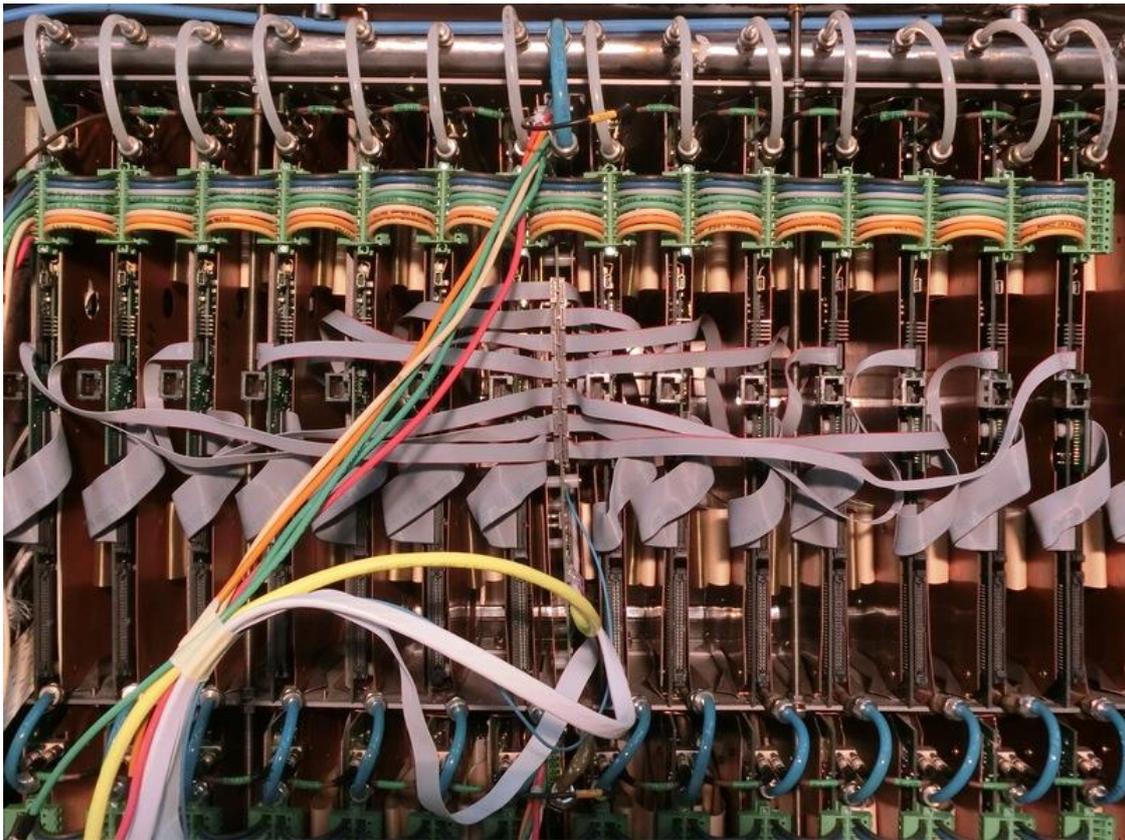


Рис. 7. Карты с подключенными проводами и системой водяного охлаждения.

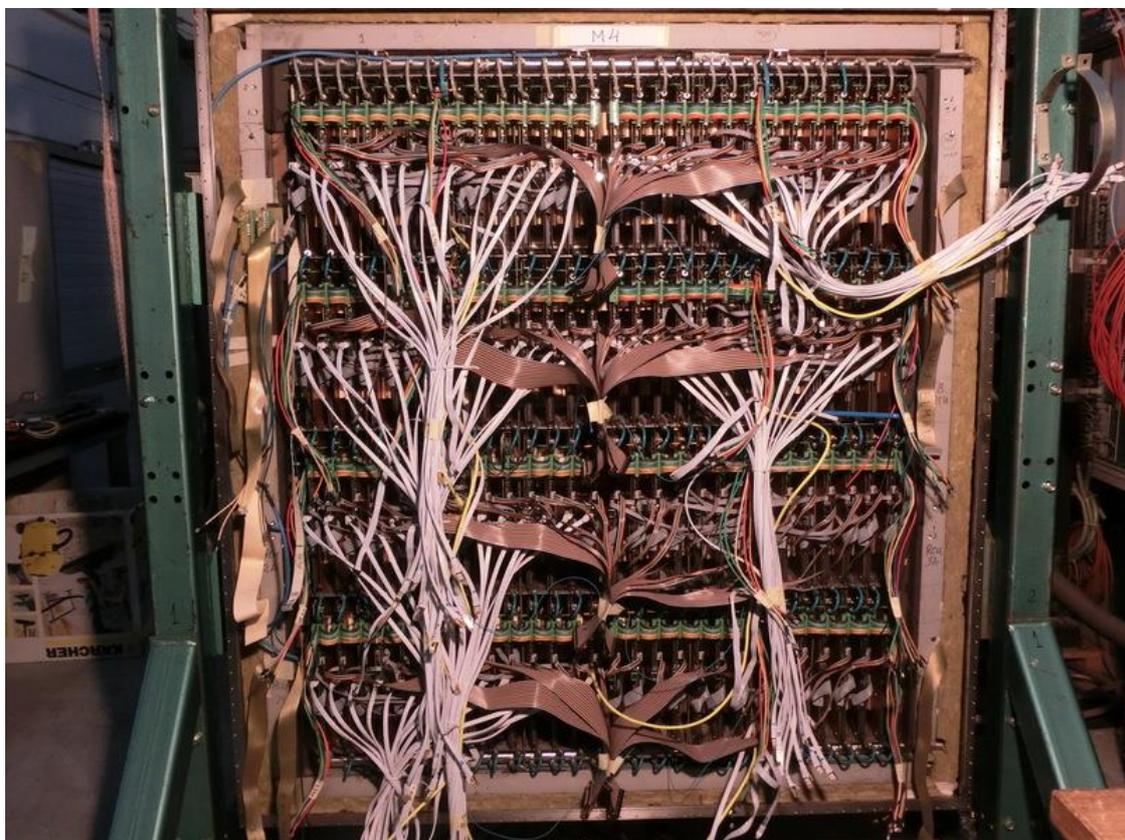


Рис. 8. Вид на модуль без крышки со стороны карт.



Рис. 9. Модуль с закрытой крышкой. Все соединения с картами снаружи осуществляются через герметичные фланцы.

Приложение 1

Описание фотонного спектрометра ФОС (PHOS)/ALICE

Введение

Фотонный спектрометр (ФОС) – электромагнитный калориметр с высоким разрешением [1]. С помощью ФОС проводятся следующие исследования:

- Исследования начальной, наиболее горячей, фазы столкновения путём измерений прямых одиночных фотонов и прямых дифотонов.
- Определение начальной температуры образующегося в столкновении сгустка горячей и плотной материи путём измерения спектра теплового фотонного излучения.
- Определение пространственно-временных размеров сгустка путём измерения корреляций Ханберри-Брауна и Твисса для прямых фотонов и нейтральных пионов.
- Исследования явления гашения струй путём измерения одиночных фотонов и нейтральных пионов с высокими поперечными импульсами.

Детекторное устройство ФОС состоит из четырех одинаковых модулей, расположенных внутри магнита L3 эксперимента АЛИСА. В качестве детектирующего материала (радиатора) используется сцинтиллятор на основе кристаллов вольфрамата

свинца $PbWO_4$, с радиационной длиной 0,89 см и величиной радиуса Мольер 2,19 см. Так как световой выход кристалла имеет температурную зависимость 1,9%/°C при комнатной температуре и растёт с понижением температуры, то для увеличения световыхода кристаллы охлаждают до температуры – 25°C, которая должна иметь нестабильность 0,1°C.

В ФОС используются кристаллы с размерами 22x22x180 мм, ориентированными торцами 22x22 мм к потоку регистрируемого излучения. К противоположному торцу кристалла, с помощью специального оптического клея, приклеен фотоприёмник. Когда в кристалл попадает фотон высокой энергии, он рождает электрон-позитронную пару. Эта пара начинает тормозиться, рождает так называемые тормозные фотоны, и фотоны опять порождают пары – начинается лавинный процесс - электромагнитный ливень. Ливень преобразуется в сцинтилляционных кристаллах во вспышку света. Непрозрачные стенки ячеистых структур исключают перерассеивание света между кристаллами. Однако существует утечка электромагнитного ливня в соседние кристаллы. Поэтому в кристалле, в который попала частица, регистрируется только 80% ее энергии.

1. Механическая конструкция ФОС

Матрица из 3584 (64x56) детекторных каналов, измерительная электроника и мониторная система располагаются в герметичном корпусе размером 1734x1590x757 мм³. Корпус модуля имеет холодную и тёплую зоны, разделенные теплоизолирующими конструкциями.

Единичная механическая сборка детекторных каналов представляет собой соты 2 x 8 ячеек. Единичный детекторный канал и механическая сборка 2 x 8 детекторных каналов показана на рис. 1 а) и б) соответственно. Механическая

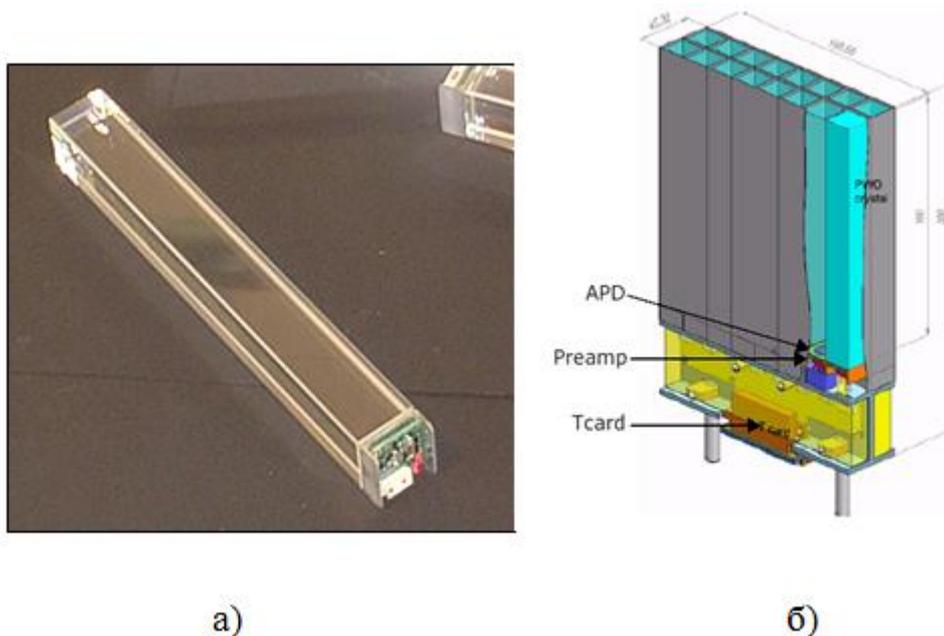


Рис. 1. Единичный детекторный канал а), сборка 2 x 8 детекторных каналов б).

сборка состоит из ячеистой структуры, выполненной из листовой нержавеющей стали, в которой располагаются кристаллы. К ячеистой структуре приварен корпус, в котором располагаются печатные платы, соединительные карты, через которые осуществляется связь зарядово-чувствительных предусилителей (ЗЧП), расположенных в холодном объеме, со считывающей электроникой в тёплом. В корпус ввёрнуты шпильки, с помощью которых механическая сборка крепится к холодильной панели.

В качестве фотодетектора используется лавинный фотодиод (ЛФД) НАМАМАТСУ S8148 с размером светочувствительного окна 5 x 5 мм² и паразитной емкостью около 80 пФ при напряжении смещения больше 200 В. Усиление ЛФД – 50. ЛФД впаян в плату ЗЧП и приклеен к кристаллу с помощью специального оптического клея.

На рис. 2 показана схема расположения кристаллов и считывающей электроники в модуле. В верхней части рисунка показаны механические сборки, которые закреплены на холодильной панели. Далее идёт слой термоизоляции и за ним располагаются карты считывающей электроники.

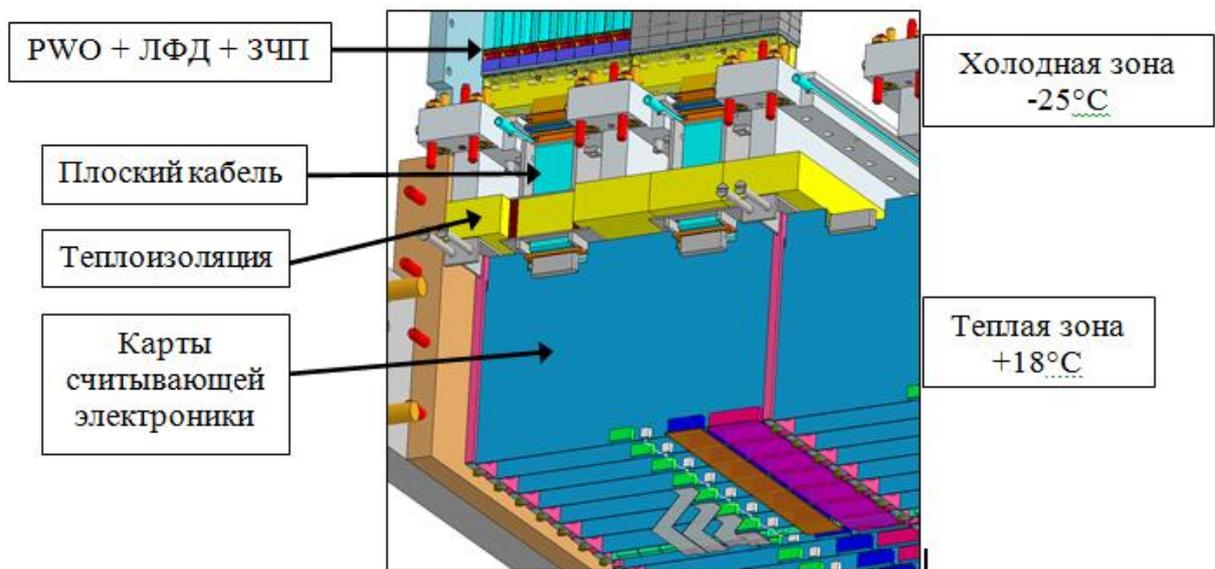


Рис. 2. Схема расположения кристаллов и считывающей электроники в модуле.

2. Карта измерительной электроники ФОС

Измерительная электроника ФОС построена с использованием специализированной микросхемы ALTRO [2]. ALTRO содержит 16 измерительных каналов, каждый из которых состоит из параллельного 10 бит АЦП TSA1001, разработанного фирмой ST Microelectronics. Кроме того, каждый канал содержит схемы для цифровой обработки сигналов, схемы построения выходных кодов, которые считываются системой сбора данных ALICE и блок управления. Кроме цифровой обработки сигналов, ALTRO имеет функцию подавления нулей (zero suppression). При включении этой функции нулевые коды, которые получаются после вычитания базовой линии, не передаются в систему сбора данных, что уменьшает объем накапливаемой информации. Для правильного восстановления формы сигнала, номера нулевых кодов в выборке сигнала записываются в специальный блок данных со служебной информацией.

Один модуль PHOS содержит 112 карт измерительной электроники. Каждая карта подключена к 32 детектирующим каналам. Т.к. динамический диапазон измеряемых энергий составляет $80000\text{МэВ}/5\text{МэВ} = 16000$, а АЦП имеет только 1000 уровней квантования, то используются два канала с отношением усиления равным $HG/LG = 16$. Вид карты измерительной электроники и расположение основных функциональных элементов на ней показан на рис. 3.

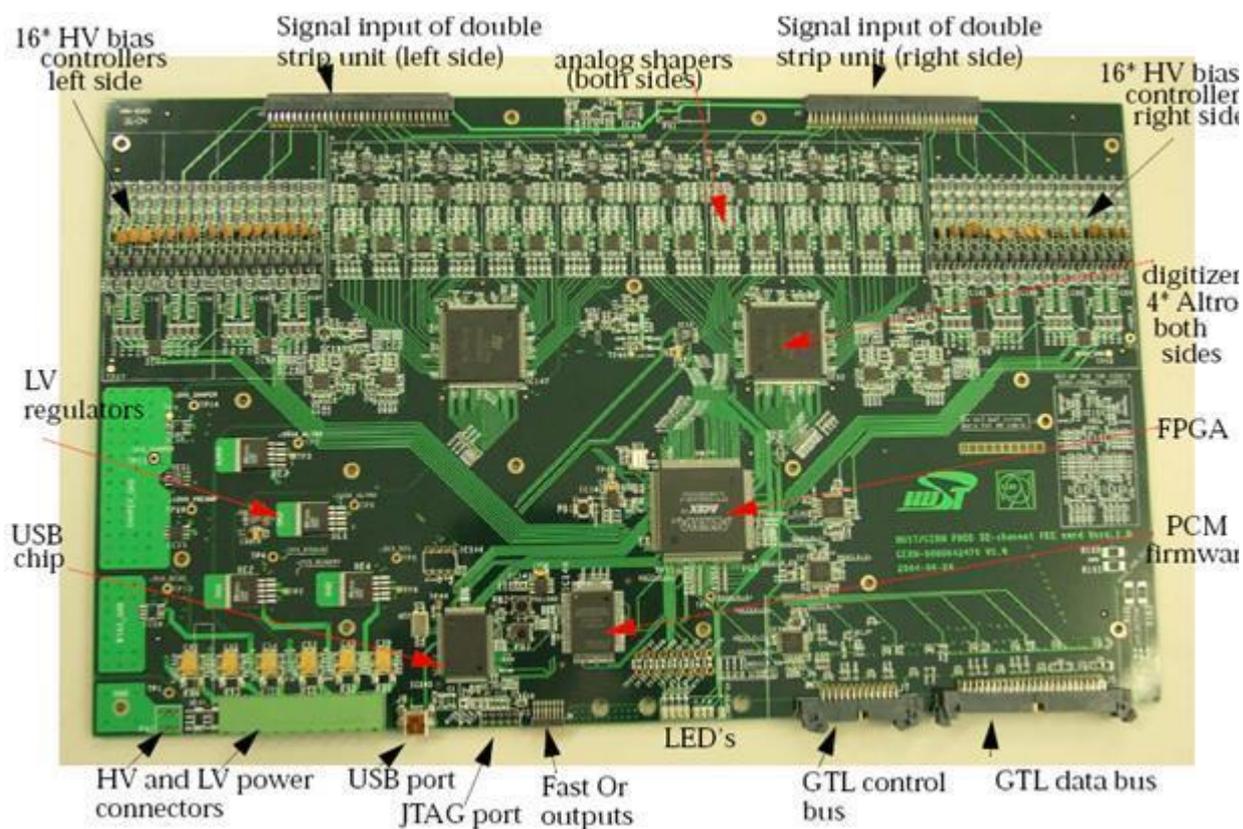


Рис. 3. Карта измерительной электроники на 32 детектирующих канала.

Она содержит 64 фильтра с высоким и низким усилениями, 32 регулятора напряжения смещения для лавинных фотодиодов, 4 многофункциональные микросхемы ALTRO, 8 суммирующих усилителей формирующие сигналы для триггера, блок управления и источники стабилизированного питания. Плата имеет размер 210 x 353 мм² и содержит 10 слоёв [3]. Многослойная конструкция платы объясняется необходимостью минимизировать наводки от цифровых схем на аналоговые. Для этой же цели используются отдельные источники питания для аналоговых и цифровых схем. Рассеиваемая мощность всех схем расположенных на плате равна 5,6 Вт. Так как платы располагаются в закрытом объеме корпуса модуля, то используется водяное охлаждение. Вода проходит через медные трубки, припаянные к медным экранам, которые крепятся по обе стороны платы.

3. Формирование напряжения смещения ЛФД

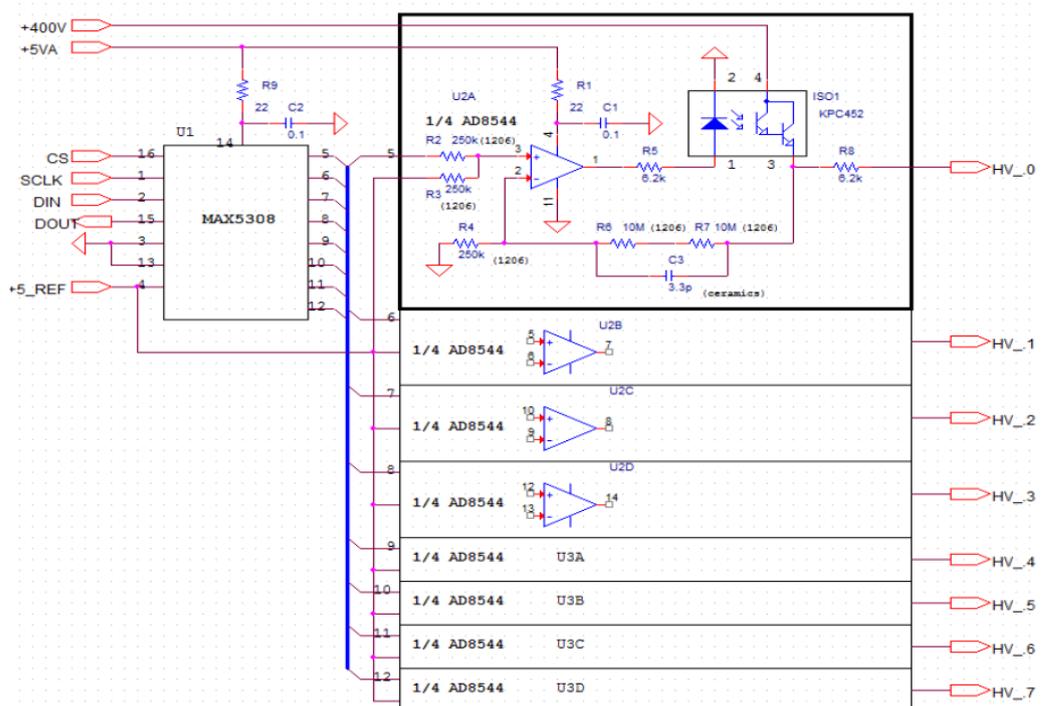


Рис. 5.

4. Схема формирования триггерного сигнала

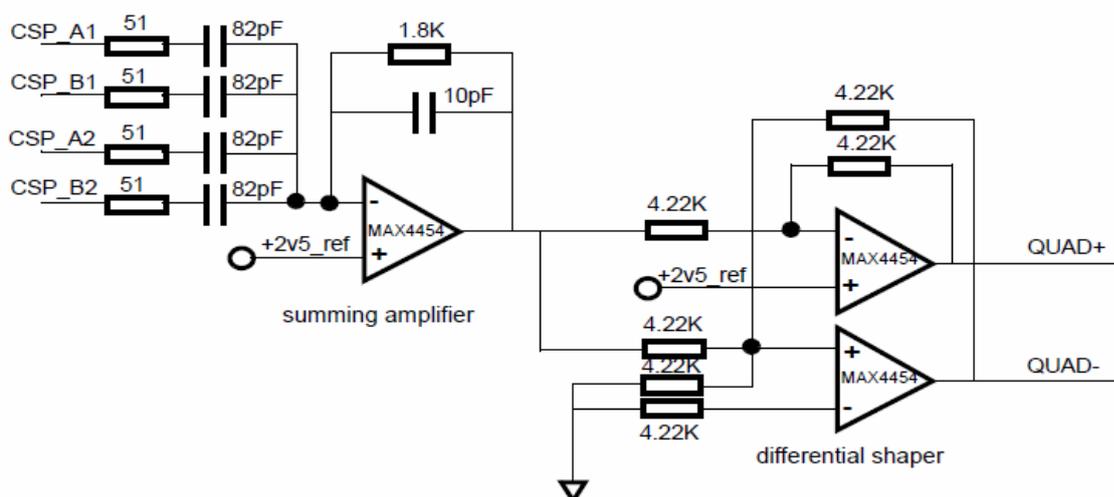


Рис. 6.

На рис. 6 показана принципиальная схема суммирования сигналов 2x2, которая состоит из собственно схемы суммирования и драйвера выходного сигнала с дифференциальным выходом.

5. Система чтения данных и управления

Система чтения данных основана на параллельном чтении всех FEE карт по независимому каналу DTC [3]. Приемным устройством является блок SRU (scalable readout unit). Блок SRU позволяет подключать независимо до 40 FEE карт с помощью разъемов RJ45. Триггерные сигналы по протоколу TTC поступают по оптическому кабелю на разъем TTC link.

Архитектура системы чтения данных приведена на рис.7. К каждой FEE карте (обозначенной FEE1 ... FEE40) добавлена мезонинная карта DTC, обеспечивающая связь с SRU. Управление SRU и FEE картами осуществляется по сетевому протоколу UDP посредством подключения SRU к локальной вычислительной сети ALICE DCS. Связь в DAQ идет по одному или двум каналам DDL, в зависимости от требований к скорости приема данных. Для спектрометра ФОС используется следующая сегментация детектора: 8 бранчей, считывающих по 14 FEE и 1 TRU (триггерная карта). Таким образом, один модуль ФОС считывается 4-мя блоками SRU, а на один SRU будет приходиться 30 входных каналов DTC: 28 FEE и 2 TRU.

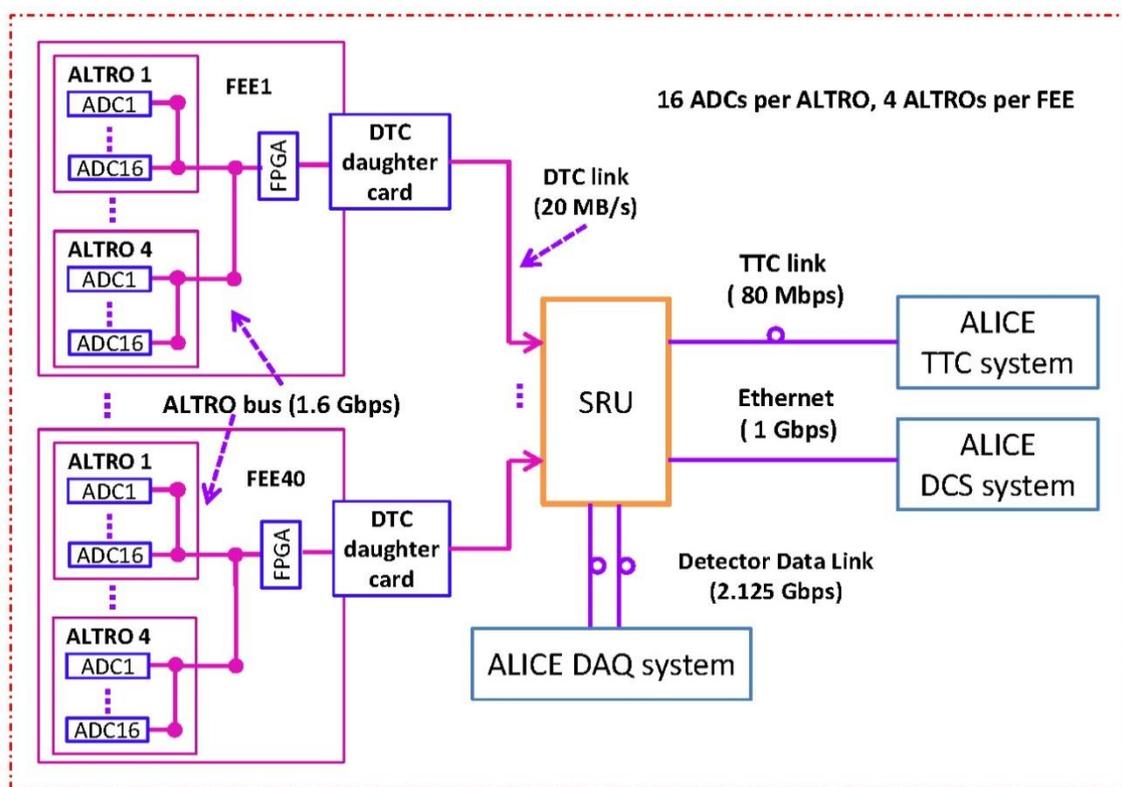


Рис. 7. Функциональная схема системы чтения данных и синхронизации.

6. Протокол передачи сигналов по DTC link

На рис. 8 показана схема соединения измерительной карты и SRU, и сигналы передаваемые по линиям связи. Показано назначение контактов на разъеме RJ45.

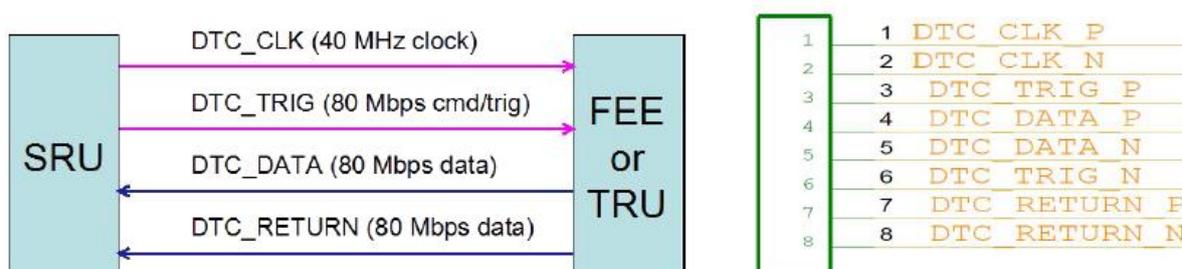


Рис. 8.

SRU передает карте измерительной электроники следующие команды и сигналы по DTC_TRIG связям:

1. Триггеры
2. Быстрые команды
3. Медленные команды
4. Импульсы банчкроссинга 40 МГц (DTC_CLK).

Триггер L0 передается одним импульсом длительностью 12.5 нс с импульсом синхронизации DTC_CLK по положительному фронту (рис. 9).



Рис. 9.

Триггер L1 передается двумя импульсами с импульсами синхронизации DTC_CLK по положительному фронту (рис. 10).

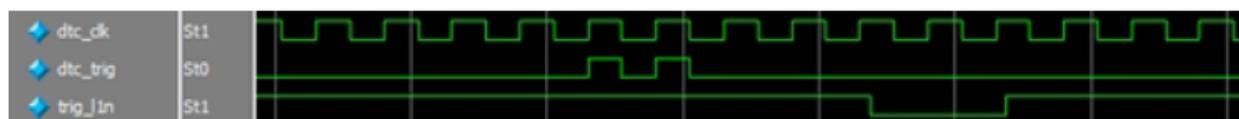


Рис. 10.

Быстрые команды передаются 8-и битным словом, старший бит первый, с синхронизацией DTC_CLK по отрицательному фронту. Пример передачи слова 8'hE2 показан на рис. 11.

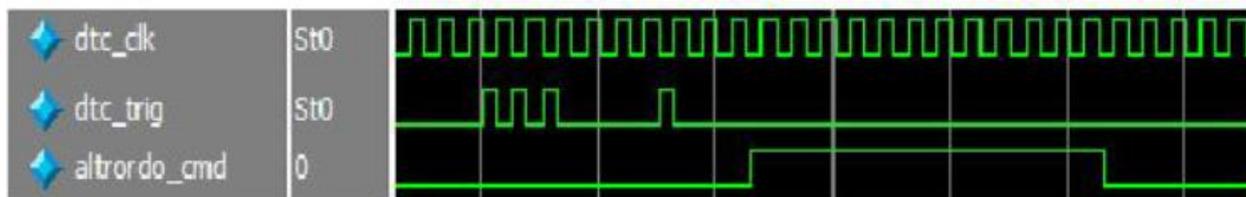


Рис. 11.

Описание быстрых команд приведено в таблице 1.

Таблица 1.

Fast command	Coding	Description
RDOCMD	0xE2	Readout command, ask FEE/TRU readout ALTRO and transmit event data to SRU
SCLKSYNC	0xE4	Ask FEE to reset sampling clock divider
RJECTCMD	0xEA	Reject the event command (related to L2r trigger), ask FEE/TRU to discard the associated event data stored in the ALTRO buffer.
RSTCMD	0xE8	Reset TRU/FEE, asserts "reset" pin of ALTRO on FEE.
STREQ	0xE9	Ask FEE/TRU to send its status (The Status Frame) to SRU
ARDOEND	0xEF	Tell TRU that ALTRO readout in FEE is finished (ALTRO readout starts after FEE receives RDOCMD).

Медленные команды осуществляют запись и чтение регистров. Структура медленной команды:

0xE1(заголовок 8 бит) + Рег_Адр(32 бит) + Рег_Дан(32 бит).

Первым передается старший разряд, синхронизация по отрицательному фронту DTC_CLK.

- Адресный бит [31]: флаг операции запись/чтение. "0" – запись, "1" – чтение
- Адресный бит [30]: "0" – FPGA регистр; "1" – ALTRO регистр
- Назначение других бит Адресного регистра на усмотрение разработчиков.

На рис. 12 показана осциллограмма команды записи числа 0x12436587 в регистр 0x60:

{8'hE1, 32'h0000_0060, 32'h1243_6587}.

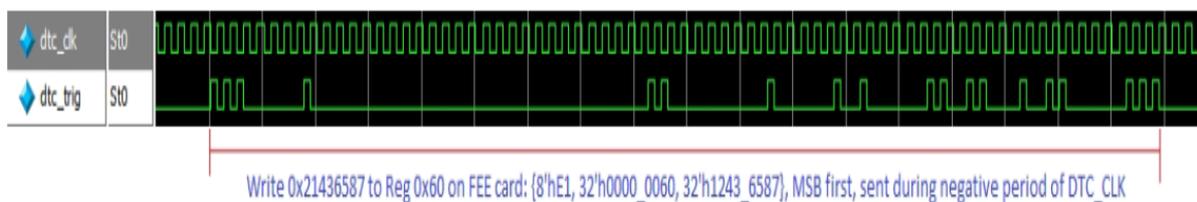


Рис. 12.

7. Формат Ответа и данных События.

Данные от карты к SRU передаются по линиям DTC_DATA и DTC_RETURN, со скоростью передачи на каждой линии 80Mbps (рис. 8).

Bit order of 16-bit word, LSB first, 40 MHz DDR mode								
DTC_DATA	Bit0	Bit2	Bit4	Bit6	Bit8	bit10	bit12	bit14
DTC_RETURN	bit1	Bit3	Bit5	Bit7	Bit9	bit11	bit13	bit15

Структура фрейма:

Статус: один заголовок (0xDCDC), за которым следует 16 бит статусное слово:

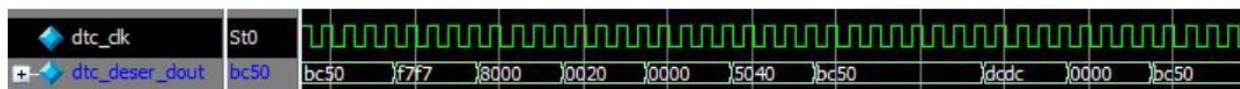
- Бит [15] статуса – суммарный флаг ошибки: 0 = карта работает нормально; 1 = сбой работы
- Определение других бит статуса на усмотрение разработчика

Ответ: один заголовок (0xF7F7), за которым следует адрес и данные (16 бит старшая часть адреса, 16 бит младшая часть адреса, 16 бит старшая часть данных, 16 бит младшая часть данных).

Событие: один заголовок (0x5C5C), за которым следует данные События и флаг конца События (0xC5D5 C5D5 C5D5 C5D5).

- длина данных события может быть переменной, зависящая от размера события
- фрейм события не должен содержать слово длины события.

Пример: SRU послала команду чтения регистра 0x20 на карте, карта послала Ответ и Статус на SRU.



Ответ: 0xF7F7 (заголовок), 0x8000_0020 (команда Чтение и адрес регистра), 0x0000_5040 (содержание регистра 0x20).

Статус: 0xDCDC (заголовок), 0x0000 (статус).

Пример: посылка события и статуса



Правило построения фрейма:

1. между двумя фреймами должно быть по крайней мере два синхронизирующих слова 0xBC50
2. после каждого Ответа и События должен следовать Статус
3. пример построения фрейма:

0xBC50,0xBC50,Ответ,0xBC50,0xBC50,Статус,0xBC50,0xBC50

...Событие,0xBC50,0XBC50,Статус,0xBC50,0xBC50 ...

8. Формат данных

Формат данных – 32 бита. Если данных не хватает на 32 бита, то добавляется 0x00. DW0 ... DW9 – 10 бит слова, считанные из ALTRO. Структура данных с пояснениями показана на рис. 13.

31	30	29	20	19	10	9	0	
01	E	Altro channel header 1						
00	DW9		DW8		DW7			
00	DW6		DW5		DW4			
00	DW3		DW2		DW1			
00	DW0		0x00		0x00			
01	E	Altro channel header 2						
00	DW4		DW3		DW2			
00	DW1		DW2		0x00			
01	E	Altro channel header 3						
00	DW3		DW2		DW1			

ALTRO Channel Header Format	
Bit location	Meaning
[11:0]	"Hard Add" from 40-bit ALTRO data
[15:12]	Reserved = "0000"
[25:16]	"#10-bit w" from 40-bit ALTRO data
[28:26]	Reserved = "000"
[29]	E: Channel Error Bit, set to '1' when a mismatch for channel address or word count is detected. FEE will correct the corresponding info field.
[31:30]	Mark: "00" : Payload; "01" Header.

Рис. 13. Структура данных.

9. Триггерная система АЛИСА: организация измерений на период Run_3

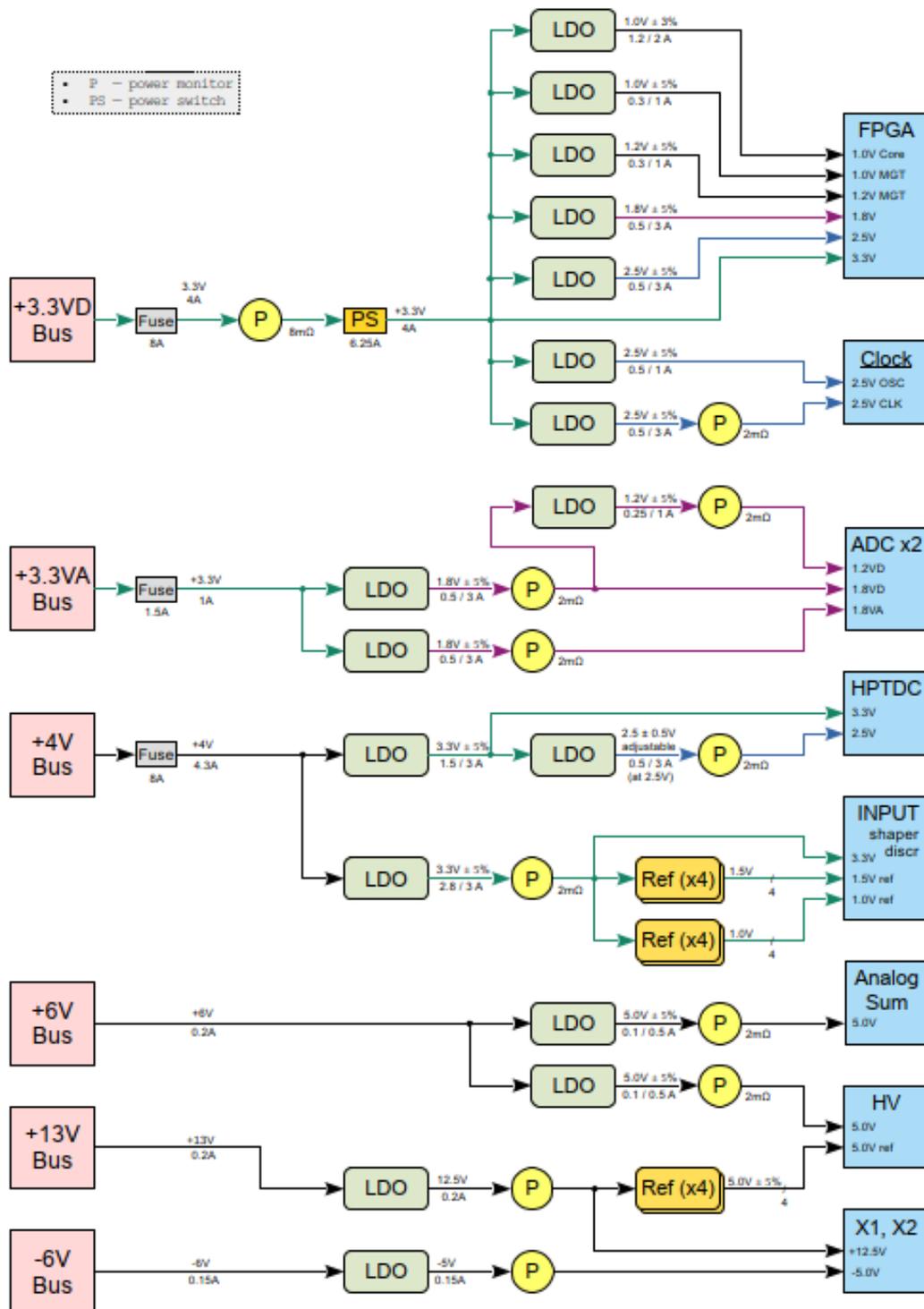
- Центральный триггерный процессор (СТП) ALICE в Run3 будет посылать в PHOS последовательность триггеров L0 и L1.
- Триггер L0 генерируется триггерными детекторами ALICE (FIT, EMCAL, PHOS, MUON) и поступает в СТП с задержкой 1.2 мкс после столкновения пучков. СТП

распространяет этот триггер L0 по модулям чтения данных детекторов с не обновлённой архитектурой (ACORDE, CPV, EMCAL, HMPID, PHOS). Минимальная задержка прихода триггера L0 в детекторы составляет 1.4 мкс.

- Триггер L0 сопровождается сообщением, несущим идентификацию события - номером орбиты, номером пересечения банчей, типа триггера.
- L1 генерируется триггерными детекторами EMCAL, PHOS, TRD и поступает в СТР с задержкой 6.1 мкс. СТР распространяет триггер L1 по модулям чтения данных детекторов с не обновлённой архитектурой. Если триггерные детекторы не генерируют триггер L1, то СТР посылает свой триггер L1, сгенерированный внутренним генератором СТР.
- Модули чтения данных PHOS получают триггерные сигналы от СТР и передают их в FEE карты. По приходу L0 модуль чтения данных PHOS выставляет флаг "busy", которые передается в триггерный модуль LTU для блокировки посылки следующих триггеров до тех пор, пока событие не обработано и не отправлено в DAQ. По триггеру L0 FEE карты запоминают данные в буфере памяти ALTRO, а по приходу триггера L1 передают их в модули чтения данных. Отсутствие триггера L1 от СТР означает отмену чтения события, вызванного триггером L0.
- Модули чтения данных формируют данные, собранные с FEE карт, в событие, начинающееся общим заголовком события, содержащим идентификацию события, переданную в сообщении СТР. Сформированное событие посылается в DAQ по триггеру L1.
- СТР также генерирует периодический HB (heart beat) триггер с интервалом 89.4 мкс, необходимый для синхронизации событий, считываемых детекторами с непрерывным чтением и детекторами с не обновлённой архитектурой. Модули чтения данных PHOS, получив HB триггер, должны сформировать специальное событие и отправить его в DAQ. Если HB триггер приходит во время обработки предыдущего события, пока выставлен флаг "busy", то модули чтения данных должны запланировать ответ на получение HB триггера сразу после обработки предыдущего события.

Приложение 2

Схема питания карты



Литература

1. ALICE Technical Design Report of the Photon Spectrometer (PHOS). CERN /LHCC 99-4, ALICE TDR 2, 5 March 1999: [EDMS link](#)
2. Front-end electronics for PWO-based PHOS calorimeter of ALICE. Nuclear Instruments and Methods in Physics Research A 567 (2006) 264–267.
3. Point-to-point readout for the ALICE EMCal detector. Nuclear Instruments and Methods in Physics Research A 735 (2014) 157–162.