

# Подсистема удаленного доступа и синхронизации карт электроники для детектора ТРС/МРД проекта NICA

*Д.С. Потапов<sup>a,b,1</sup>, С.В. Верещагин<sup>a</sup>*

<sup>a</sup> Объединенный Институт Ядерных Исследований, Дубна, Россия

<sup>b</sup> Государственный университет "Дубна", Дубна, Россия

В рамках научной программы ОИЯИ по исследованиям в области физики высоких энергий ведется работа над проектом создания ускорительного комплекса NICA [1], который находится в стадии завершения. Для изучения физических процессов, происходящих при столкновении тяжелых ионов, разработан Многоцелевой детектор (Multi-Purpose Detector, MPD). Время-проекционная камера (Time-Projection Chamber, TPC) [2] выбрана в качестве трекового детектора MPD. TPC будет располагаться в центре сверхпроводящего магнита MPD и предназначена для трехмерного трекинга и идентификации заряженных частиц. Прием данных с TPC будет обеспечиваться 1488 картами детекторной электроники (Front-End Cards, FECs) [3], а также другими модулями, расположенными как внутри магнита MPD, так и вне его [4]. Одним из таких модулей является разрабатываемый модуль подсистемы удаленного доступа и синхронизации камерной электроники [5]. Модуль состоит из двух функциональных блоков, реализуемых на одной печатной плате.

As part of the JINR scientific program focused on high-energy physics research, significant progress is being made on the development of the NICA accelerator complex [1], which is nearing completion. The Multi-Purpose Detector (MPD) has been designed to investigate the physical processes occurring during heavy ion collisions. The Time-Projection Chamber (TPC) [2] has been chosen as the track detector for the MPD. Situated at the center of the MPD's superconducting magnet, the TPC is intended for three-dimensional tracking and identification of charged particles. Data acquisition from the TPC will be facilitated by 1488 Front-End Cards (FECs) [3] and other modules positioned both inside and outside the MPD magnet [4]. One such module, currently under development, will serve as the remote access and synchronization subsystem for the detector electronics [5]. This module consists of two functional units, both implemented on a single printed circuit board.

PACS: 07.05.Hd

## Введение

- 1 В рамках научной программы ОИЯИ по изучению горячей и плотной
- 2 барионной материи реализуется проект создания ускорительного комплекса
- 3 NICA [1]. В настоящее время проект находится на финальной стадии
- 4 реализации. Комплекс включает в себя две точки пересечения пучков,
- 5 предназначенные для одновременной работы двух детекторов. Для исследования
- 6 физических процессов, возникающих при столкновении тяжелых ионов,

---

<sup>1</sup>E-mail: dpotapov@jinr.ru

7 разработан многоцелевой детектор (Multi-Purpose Detector, (MPD), который  
8 будет установлен в одной из точек пересечения пучков на коллайдере  
9 NICA. Трековым детектором в экспериментальной установке MPD является  
10 Время-проекционная камера (Time-Projection Chamber, TPC) [2], которая  
11 будет расположена в центре магнита MPD. TPC предназначена для трехмерного  
12 трекинга и идентификации заряженных частиц. TPC имеет цилиндрическую  
13 форму и располагает 24 считывающими камерами (ReadOut Chambers,  
14 ROC) на своих торцах. 1488 карт детекторной электроники (Front-End  
15 Cards, FECs) [3] будут подключены к ROC камерам, что обеспечит детектор  
16 95232 каналами регистрации. Каждая ROC камера будет оснащена 62  
17 картами FEC и одним контроллером-концентратором данных (Readout  
18 and Control Unit, RCU). Аппаратура системы сбора данных TPC также  
19 содержит и другие модули, которые будут установлены как непосредственно  
20 на самом детекторе, т.е. внутри магнита MPD, так и вне его [4]. Одним  
21 из таких модулей является разрабатываемый модуль подсистемы удаленного  
22 доступа и синхронизации накамерной электроники [5]. Модуль состоит  
23 из двух функциональных блоков, размещенных на одной печатной плате.  
24 В данной публикации рассматривается блок синхронизации накамерной  
25 электроники TPC.

#### 26 Модуль удаленного доступа электроники детектора TPC

27 Модуль разработан для обеспечения удаленного доступа к микросхемам  
28 ПЛИС (Программируемая Интегральная Логическая Схема) элементов  
29 подсистемы DAQ, установленным на каждой ROC камере. Разработка  
30 основана на ранее созданном и протестированном прототипе, который  
31 способен обслуживать до 7 карт FEC [5]. Основой модуля является  
32 специализированная микросхема на базе интерфейса JTAG (Joint Test  
33 Action Group), в функциональном плане представляющая собой коммутатор  
34 интерфейса на 7 выходных портов. В устройстве используется 11 микросхем,  
35 соединённых иерархически. Один из выходов каждой вышестоящей микросхемы  
36 соединён с входом нижестоящей микросхемы. Такая схема обеспечивает  
37 наличие необходимого количества портов JTAG для подключения к 62  
38 картам FEC и контроллеру RCU, а также запасные порты.

#### 39 Синхронизация электроники детектора TPC

40 Для корректной работы детектора TPC требуется синхронизация всех  
41 1488 карт накамерной электроники, содержащих 2976 специализированных  
42 микросхем SAMPA, обеспечивающих 95232 канала регистрации. Основными  
43 синхросигналами, необходимыми для выравнивания оцифровываемых  
44 данных во всех каналах микросхем SAMPA, являются: триггер частотой  
45 до 7 кГц (trg) – сигнал запуска начала оцифровки временного окна и  
46 опорная тактовая частота для АЦП (adc\_clk) частотой 10 МГц. Для  
47 правильного функционирования приемопередатчиков цифрового интерфейса

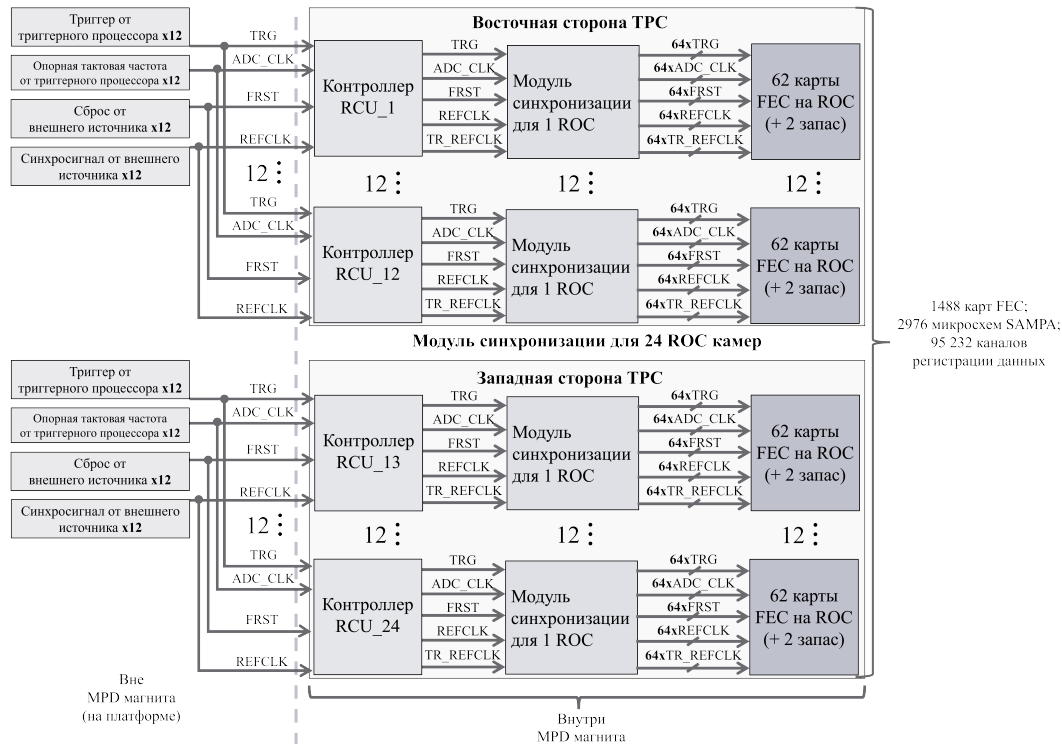


Рис. 1. Блок-схема синхронизации 1488 карт FEC детектора TPC

48 FEC – RCU требуется синхронизировать их работу путем подачи общей  
 49 опорной тактовой частоты ( $tr\_refclk$ ) частотой 100 МГц. Для повышения  
 50 надежности функционирования системы сбора данных и избежания «зависания»  
 51 аппаратуры предусмотрен внешний аналоговый сигнал сброса ( $first$ ). Опционально  
 52 в подсистеме синхронизации будет еще одна опорная частота для синхронизации  
 53 программируемых генераторов опорных частот на RCU ( $refclk$ ) частотой  
 54 до 100 МГц. Источники четырех из пяти синхросигналов (кроме опорной  
 55 частоты цифровых передатчиков) будут расположены вне магнита  
 56 MPD, на инженерной платформе. Передача внешних синхросигналов  
 57 внутрь магнита MPD будет осуществляться посредством выравненных  
 58 по длине оптических кабелей. Структурная схема подсистемы синхронизации  
 59 представлена на Рис. 1.

60 Каждый из 4 внешних синхросигналов будет размножен на 24 при  
 61 помощи специально разрабатываемого оборудования, имеющего аналоговые  
 62 оптические передатчики на выходе. Таким образом на каждый из 24  
 63 RCU будет приходиться по 4 оптических линии с синхросигналами. RCU  
 64 для приема этих синхросигналов имеет аналоговые оптические приемники.  
 65 После приема синхросигналов RCU конвертирует их в сигналы в физическом  
 66 стандарте LVDS. Дополнительно на RCU, на программируемом генераторе  
 67 опорных тактовых частот, генерируется опорная частота для скоростных  
 68 передатчиков карт FEC и самого RCU. Таким образом из каждого  
 69 RCU выходят пять дифференциальных пар, которые при помощи микроаксиальных

70 кабельных сборок будут подаваться на разработанные модули синхронизации  
71 накамерной электроники.

72 Разрабатываемое оборудование и линии передачи будут способствовать  
73 увеличению латентности при передаче внешних синхросигналов от источника  
74 до карт FEC. Однако это не повлияет на корректности работы детектора  
75 TPC, оснащённого многопроволочными пропорциональными камерами  
76 (Multi-Wire Proportional Chambers, MWPC) с запирающими сетками [6],  
77 поскольку время открытия этих сеток значительно превышает задержку,  
78 вносимую модулями размножения и линиями передачи. Для нормальной  
79 работы детектора важно, чтобы синхросигналы поступали на карты FEC  
80 одновременно с точностью, значительно превышающей время одного периода  
81 дискретизации, равного 100 нс (частота АЦП — 10 МГц). Линии синхросигналов  
82 на печатных платах выровнены с точностью до 0.5 мм на каждом из трёх  
83 участков, что в сумме вносит погрешность менее 10 пс.

#### 84 Модуль синхронизации накамерной электроники

85 Разработка модуля синхронизации основана на ранее созданном и  
86 протестированном прототипе, который выполняет функцию размножения  
87 опорной тактовой частоты для скоростных приемопередатчиков карт  
88 FEC. Модуль предназначен для размножения синхросигналов, поступающих  
89 от контроллера RCU, с последующей передачей их на накамерную электронику.  
90 Структурная схема модуля представлена на Рис. 2. Каждый синхросигнал  
91 размножается с использованием микросхем разветвления данных в соотношении  
92 1:8. Входной сигнал из RCU поступает на первую микросхему, которая  
93 делит его на 8 идентичных сигналов. Затем эти размноженные сигналы  
94 передаются на еще 8 микросхем, что в конечном итоге позволяет получить  
95 64 идентичных сигнала на выходе модуля. Эта схема используется для  
96 каждого из 5 синхросигналов, поступающих от контроллера RCU. Выходные  
97 сигналы в дифференциальном виде будут передаваться в накамерную  
98 электронику с помощью микрокоаксиальных кабельных сборок.

99 Размеры и будущее местоположение модуля (см. Рис. 3) определены  
100 ограничениями по свободному месту на сервисном колесе TPC. Размеры  
101 печатной платы модуля составляют 810 мм в длину, 60 мм в ширину  
102 и около 2 мм в толщину. Конструкция платы включает 8 слоев: 3  
103 сигнальных и 5 силовых. Из 5 силовых слоев три предназначены для  
104 земли, служащей опорой для сигнальных слоев, а два — для питания  
105 4,5 В и 3,3 В. Такая топология необходима для работы с высокоскоростными  
106 LVDS-сигналами без потери качества сигнала.

107 Плата изготовлена из материала FR4 HiTg с толщиной фольги на  
108 проводящих слоях 35 мкм, что гарантирует высокие механические и  
109 электрические характеристики. Модуль включает 45 микросхем (см.  
110 Рис. 3, п. 2) для размножения высокоскоростных LVDS синхросигналов  
111 (до 100 МГц), которые размещены на одной стороне платы. Также на  
112 плате установлены 64 выходных разъема (см. Рис. 3, п. 1), к которым

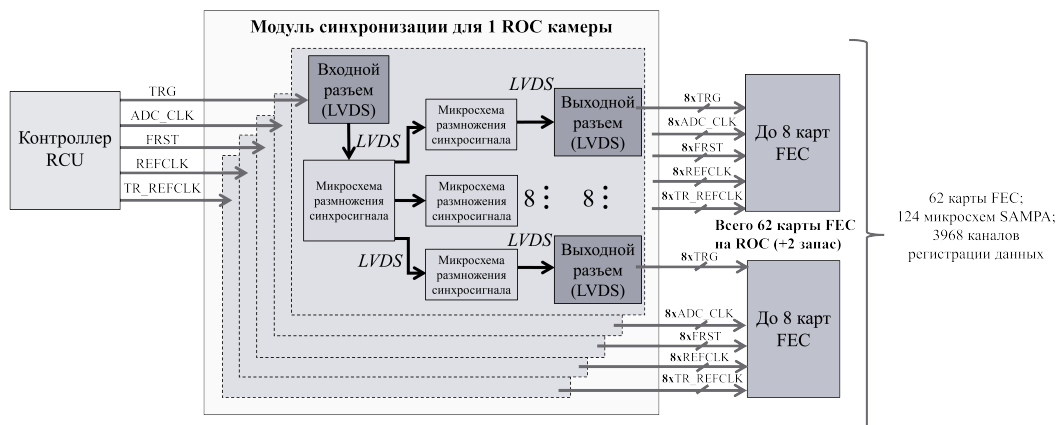


Рис. 2. Блок-схема синхронизации 62 карт FEC на одной ROC камере

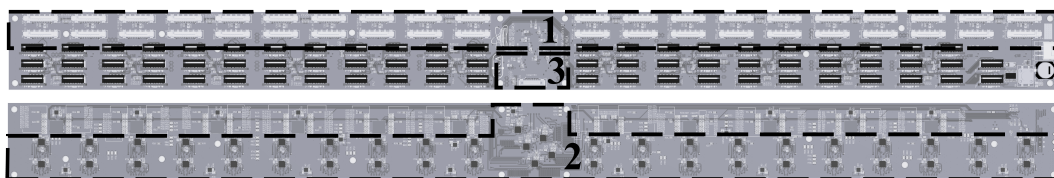


Рис. 3. 3D вид печатной платы модуля синхронизации 62 карт FEC: 1 - Выходные разъемы для микрокоаксиальных кабельных сборок; 2 - Микросхемы размножения синхросигналов; 3- Входной разъем для подключения RCU

113 подключаются микрокоаксиальные кабельные сборки для передачи размноженных  
114 сигналов на накамерную электронику.

115 Микросхемы и разъемы выполнены по технологии поверхностного  
116 монтажа (SMD), что позволяет эффективно использовать доступное пространство  
117 во внутренних слоях и компактно размещать компоненты. На вход модуля  
118 поступают 5 дифференциальных пар с контроллера RCU (см. Рис. 3,  
119 п. 3), которые затем размножаются до 360 пар на выходе. Трассировка  
120 платы включает выравнивание длин трасс как между дифференциальными  
121 парами, так и внутри каждой пары, с согласованием импеданса на уровне  
122 100 Ом.

123 **Финансирование**

124 Работа выполняется при поддержке гранта для молодых ученых и  
125 специалистов ОИЯИ на 2024 год 24-102-13.

126 **Заключение**

127 Перед началом проектирования модуля были проведены комплексные  
128 испытания прототипа модуля размножения опорной тактовой частоты

129 для приемопередатчиков карт ФЕС. Результаты этих испытаний легли в  
130 основу разработки принципиальной схемы устройства. При проектировании  
131 печатной платы модуля размеры, конфигурация и расположение компонентов  
132 были определены с учетом доступного свободного пространства на сервисном  
133 колесе ТРС. Создание первого образца модуля синхронизации и начало  
134 его испытаний запланированы на конец 2024 года.

#### СПИСОК ЛИТЕРАТУРЫ

- 136 1. *Trubnikov G., Butenko A., Golovyuk V., Guskov A., Kapishin M., Keke-*  
137 *lidze V., Lednicky R., Meshkov I., Sorin A.* NICA heavy-ion collider at  
138 JINR (Dubna). Status of accelerator complex and first physics at NICA //  
139 J. Phys. Conf. Ser. — 2023. — V. 2586, no. 1. — P. 012013.
- 140 2. *Averyanov A., others.* MPD TPC Status // JINST. — 2020. — V. 15,  
141 no. 07. — P. C07017.
- 142 3. *Vereschagin S., Movchan S., Zaporozhets S.* Front-end electronics devel-  
143 opment for TPC/MPD detector of NICA project // JINST. — 2020. —  
144 V. 15, no. 09. — P. C09044.
- 145 4. *Vereschagin S.V., Zaporozhets S.A., Movchan S.A., Potapov D.S.* Data  
146 Acquisition System of the TPC/MPD Detector for the NICA Project //  
147 Phys. Atom. Nucl. — 2023. — V. 86, no. 5. — P. 805–809.
- 148 5. *Потанов , Верещагин* Система удаленного реконфигурирования,  
149 отладки и тестирования карт электроники для детектора ТРС/MPD  
150 проекта NICA // Журнал Вестник Международного университета  
151 природы, общества и человека «Дубна». Серия «Естественные и  
152 инженерные науки». — 2021. — авг. — no. 4 (49). — P. 46–49. — URL:  
153 <https://ein.uni-dubna.ru/index.php/ein/article/view/61>.
- 154 6. *Averyanov A., others.* Time Projection Chamber for Multi Pur-  
155 pose Detector at NICA, Technical Design Report. — 2018. —  
156 URL: <https://mpdroot.jinr.ru/wp-content/uploads/2020/01/TpcTdr-v07.pdf>  
157 (online; accessed: 15.01.2024).